

Translation of Priority Certificate

JAPAN PATENT OFFICE

This is to certify that the annexed is a true copy of the following application as filed with this Office.

Date of Application: June 21, 2002

Application Number: Patent Application No. 2002-181491  
[ST.10/C] [JP2002-181491]

Applicant(s): SANYO ELECTRIC CO., LTD.

April 11, 2003

Commissioner, Shinichiro OTA  
Japan Patent Office

Priority Certificate No. 2003-3026126

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2002年 6月21日

出 願 番 号

Application Number:

特願2002-181491

[ST.10/C]:

[JP2002-181491]

出 願 人

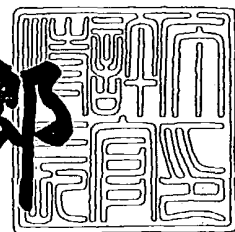
Applicant(s):

三洋電機株式会社

2003年 4月11日

特 許 庁 長 官  
Commissioner,  
Japan Patent Office

太田信一郎



出証番号 出証特2003-3026126

【書類名】 特許願

【整理番号】 RSL1020051

【提出日】 平成14年 6月21日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 21/461

【発明者】

【住所又は居所】 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社  
社内

【氏名】 鈴木 浩司

【特許出願人】

【識別番号】 000001889

【氏名又は名称】 三洋電機株式会社

【代表者】 桑野 幸徳

【代理人】

【識別番号】 100111383

【弁理士】

【氏名又は名称】 芝野 正雅

【連絡先】 電話03-3837-7751 知的財産センター 東京事務所

【手数料の表示】

【予納台帳番号】 013033

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9904451

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 薄膜トランジスタの製造方法

【特許請求の範囲】

【請求項 1】 基板上に半導体膜とゲート電極を共に形成する薄膜トランジスタの製造方法において、

前記基板上に電極材料層を積層する成膜工程と、

前記電極材料層上に形成したマスクパターンをマスクとし、誘導結合プラズマ源及びバイアス源を有する誘導結合プラズマ装置の反応室内で前記誘導結合プラズマ源のみを用いて、前記電極材料層の少なくとも一部をエッチングする第 1 のエッチング工程と、

前記誘導結合プラズマ装置の反応室内で前記誘導結合プラズマ源及び前記バイアス源を用い、前記第 1 のエッチング工程でエッチングが施された電極材料層をエッチングする第 2 のエッチング工程と、を含み、

断面がテーパ形状を有するゲート電極を形成することを特徴とする薄膜トランジスタの製造方法。

【請求項 2】 前記第 1 のエッチング工程において、エッチングガスとしてフッ素を含むガスまたはフッ素及び酸素を含む混合ガスを用い、前記第 2 のエッチング工程において、エッチングガスとして塩素及び酸素を含む混合ガスを用いることを特徴とする請求項 1 に記載の薄膜トランジスタの製造方法。

【請求項 3】 請求項 1 または請求項 2 に記載の薄膜トランジスタの製造方法において、前記基板上に半導体膜を形成する工程をさらに含み、この工程の後に前記成膜工程を施すことを特徴とする薄膜トランジスタの製造方法。

【請求項 4】 請求項 1 または請求項 2 に記載の薄膜トランジスタの製造方法において、前記第 2 のエッチング工程の後に、前記基板上に半導体膜を形成する工程をさらに含むことを特徴とする薄膜トランジスタの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、薄膜トランジスタ (Thin Film Transistor ;

以降TFTと略す。)の製造方法、そのうち、特にゲート電極の製造方法に関する。

#### 【0002】

##### 【従来の技術】

TFTをゲート電極の位置で分類すると、半導体膜より上にゲート電極が設けられたトップゲート型と、半導体膜より下にゲート電極が設けられたボトムゲート型がある。

#### 【0003】

以下、図4(a)・(b)を用いて一般的なトップゲート型TFTの構造を説明する。図4(a)はTFTの平面図であり、図4(b)は図4(a)のX-X断面図である。ガラス等からなる透明基板11上にSiN(窒化シリコン)及び/またはSiO<sub>2</sub>(酸化シリコン)からなる絶縁膜12が積層され、その上に島状の多結晶シリコン膜13が形成されている。前記絶縁膜12及び多結晶シリコン膜13の上に、SiN<sub>2</sub>及び/またはSiO<sub>2</sub>からなるゲート絶縁膜14が積層されている。さらに、前記ゲート絶縁膜14上には、多結晶シリコン膜13と交差するように、Mo等からなるゲート電極15が形成され、その上から、ゲート電極15を覆うようにしてSiN及び/またはSiO<sub>2</sub>からなる層間絶縁膜16が積層されている。

#### 【0004】

多結晶シリコン膜13には、不純物イオンの注入によってソース領域13s及びドレイン領域13dが形成されており、その両領域の間をチャネル領域13cとしている。そして、ソース電極及びドレイン電極17がゲート絶縁膜14及び層間絶縁膜16を通してソース電極13s及びドレイン領域13dに接続している。

#### 【0005】

このようなTFTは、表示素子や受光素子等に適している。表示素子に用いる場合、TFTをマトリクス配置し、ソース電極またはドレイン電極の一方に表示電極を接続し、他方に信号源または電力源を接続する。

#### 【0006】

## 【発明が解決しようとする課題】

ゲート電極 2 5 の上に設けられる層間絶縁膜 1 6 などのステップカバレッジを良好にするために、ゲート電極 2 5 の端部を層間絶縁膜 1 6 からゲート絶縁膜 1 4 方向に向かって広くなる、いわゆるテーパ形状とすることがある。このとき、テーパ角が小さいとゲート電極 2 5 の端部は薄くなる。よって、エッチング前に塗布したレジストの幅とエッチング後のゲート絶縁膜 1 4 のゲート電極の幅との差である変換差の均一性が悪くなり、T F T 特性を不安定にさせる要因となる。また、逆にテーパ角が大きいとステップカバレッジが悪くなってしまう。ゆえに、最適なテーパ形状を有するゲート電極を形成することが求められていた。

## 【0 0 0 7】

## 【課題を解決するための手段】

そこで、本願発明は、テーパ角を高い精度で制御できる製造方法を提供することを目的とし、以下の特徴を有する。

## 【0 0 0 8】

第 1 に、基板上に半導体膜とゲート電極を形成する薄膜トランジスタの製造方法において、

前記ゲート電極の電極材料層を積層する工程と、

前記電極材料層上にマスクパターンを形成する工程と、

前記マスクパターンをマスクとし、誘導結合プラズマ電源及びバイアス源を有する誘導結合プラズマ装置の前記誘導結合プラズマ源のみを用いて、前記電極材料層の少なくとも一部をエッチングする第 1 のエッチング工程と、

前記誘導結合プラズマ源及び前記バイアス源を用い、電極材料層をエッチングする第 2 のエッチング工程と、を含み、

以上の工程を経ることによって、断面にテーパ形状を有するゲート電極を形成することを特徴とする。

## 【0 0 0 9】

第 2 に、第 1 のエッチング工程において、エッチングガスとしてフッ素を含むガスまたはフッ素及び酸素を含む混合ガスを用い、第 2 のエッチング工程におい

て、エッチングガスとして塩素及び酸素を含む混合ガスを用いることを特徴とする。

# 【0010】

## 【発明の実施の形態】

### <第1の実施例>

本願発明の実施形態を説明するにあたり、本願発明の製造方法に用いる誘導結合プラズマ (Inductively Coupled Plasma; 以降 ICP と略す) 装置について簡潔に説明する。

# 【0011】

図3はICP装置の概略図を示している。プラズマ処理を行う反応室41は、導電材料を含み、接地電位に固定されている。その反応室41には、エッチングガスを導入するためのガス導入口42と、ガス及びエッチングによる残渣物を排出するための排出口43が設けられている。また、下部電極44は、絶縁体45を介して反応室41と絶縁され、バイアス源としての第1の高周波電源46と接続されている。渦巻き状の誘導結合コイル47は、絶縁体48を介して反応室41の上部に設けられ、その中心側の端部は誘導結合プラズマ源としての第2の高周波電源49に接続され、他端は接地されている。エッチング前の工程まで終えたTFTなどの試料50は下部電極44の上に設置されている。

# 【0012】

図1(a)～(e)はトップゲート型のTFTの製造工程を示している。以下、この工程に沿って、本実施例のTFTの製造方法について説明する。

# 【0013】

図1(a)は第1の工程における断面図である。この工程では、まず、ガラスなどからなる透明基板1上にSiN及びSiO<sub>2</sub>からなる絶縁膜2が積層される。そして、その上に多結晶シリコン膜3が形成される。多結晶シリコン膜3の形成方法としては、非晶質シリコンを絶縁膜2上に積層し、その非晶質シリコンにアニール処理をして結晶化させることにより多結晶シリコン膜とし、それをパターニングする方法や、非晶質シリコンを絶縁膜2上に積層し、パターニングした後アニール処理をして多結晶シリコンとする方法等がある。

## 【0014】

次に、図1(b)は第2の工程における断面図である。この工程では、多結晶シリコン膜3を被うようにして、絶縁膜2上に $\text{SiO}_2$ 及び $\text{SiN}$ からなるゲート絶縁膜4を積層する。その上にMoからなる電極材料層35を積層し、その上にゲート電極を形成するためのレジスト10が形成される。

## 【0015】

続いて、図1(c)は第3の工程における断面図である。本図においては、ゲート絶縁膜4、電極材料層35及びレジスト8の部分が拡大されている。この工程では、ICP装置の誘導結合プラズマ源である高周波電源49のみをオン状態にし、 $\text{SF}_6$ 及び $\text{O}_2$ の混合ガス（以降 $\text{SF}_6/\text{O}_2$ と略す）を用いて電極材料層35をエッチングする。 $\text{SF}_6/\text{O}_2$ は電極材料層と下地であるゲート絶縁膜との選択比が低い（選択比：5前後）ので、エッチングが完了する前の状態、すなわち、エッチングによって電極材料層25の下ゲート絶縁膜4が露出する前の状態で、この工程におけるエッチングを終了する。

## 【0016】

ここで、 $\text{SF}_6$ のみを用いても同様にエッチングすることができるが、 $\text{O}_2$ を添加することによりエッチングレートが高まるので、より早くエッチングするには $\text{SF}_6/\text{O}_2$ を用いると良い。しかし、 $\text{O}_2$ はエッチングレートを上げる作用があると同時に、レジストをアッシングするという作用ももたらす。この第1のエッチング工程において、レジスト8をアッシングしてしまうと、テーパの制御がしにくくなる。ゆえに、エッチングレートを高め、且つレジスト8をあまりアッシングしないようにするためには、 $\text{SF}_6/\text{O}_2$ の混合割合を約1:1にすることが望ましい。

## 【0017】

図1(d)は第4の工程における断面図である。本図においては、図1(c)と同じ部分が拡大されている。この工程では、ICP装置の誘導結合プラズマ源である高周波電源49に加えてバイアス源である高周波電源46もオン状態にし、前の工程で残された電極材料層35を $\text{Cl}_2$ 及び $\text{O}_2$ の混合ガス（以降 $\text{Cl}_2/\text{O}_2$ と略す）を流しながらエッチングする。 $\text{Cl}_2/\text{O}_2$ における電極材料層とゲ



ート絶縁膜との選択比は30以上であるため、電極材料層のみを選択的にエッチングすることができる。さらに、バイアス源のパワーの上昇とともに、 $O_2$ による電極材料層のエッチング及びレジストのアッシングが共に促進されるので、形成するゲート電極にテーパ形状をもたせることができる。このテーパ形状は、 $Cl_2/O_2$ の混合割合及び/またはプラズマ源の出力を変化させることによって所望の角度にすることができる。ゆえに、エッチング前に塗布したレジストの幅(L1)とエッチング後のゲート絶縁膜側のゲート電極の幅(L2)との差である変換差の精度が良くなる。なお、この工程においては、 $Cl_2$ と $O_2$ の混合割合を約1:1とし、テーパの角度は15度~60度程度とするのが好ましい。

## 【0018】

以上の2段階のエッチングによって、ゲート絶縁膜の残膜量を正確に制御できるため、不純物イオンを均一に注入することができ、安定した動作特性を有するTFTが得られる。

## 【0019】

さらに、図1(e)は第5の工程における断面図であり、この工程では、ゲート電極5を介して形成すべきトランジスタのタイプに対応するP型またはN型のイオンを注入する。つまり、Pチャンネル型のトランジスタを形成する場合はB(ヨウ素)等のP型イオンを注入し、Nチャンネル型の場合はP(リン)等のN型イオンを注入する。この注入により、ゲート電極5と重なっている多結晶シリコン膜3の両側にドレイン領域3dとソース領域3sが形成され、その間の領域がチャネル領域3cとなる。

## 【0020】

不純物イオン注入後、ゲート絶縁膜4上及びゲート電極5上に層間絶縁膜6を積層する。次に、層間絶縁膜6のソース領域3s及びドレイン領域3dに対応する領域に、層間絶縁膜6及びゲート絶縁膜4を貫通してコンタクトホールを形成し、そこに金属等を充填することによってソース領域3s及びドレイン領域3dと接続するソース電極7及びドレイン電極7を形成する。

## 【0021】

以上の方法により、テーパ形状を有するゲート電極が形成され、図1(e)

に示す構造を有するトップゲート型のTFTが製造される。

#### 【0022】

##### <第2の実施例>

図2(a)～(d)はボトムゲート型のTFTの製造工程を示している。以下、この工程に沿って、本実施例のTFTの製造方法について説明する。

#### 【0023】

図2(a)は第1の工程における断面図であり、この工程では、まず、ガラスなどからなる透明基板11上にテーパ形状を有するゲート電極15が形成される。このゲート電極15の形成方法は第1の実施例で示したゲート電極5の形成方法と同一であるので割愛する。この場合、ゲート電極15の下地はガラス基板であるので、 $\text{SiO}_2$ あるいは $\text{SiN}$ が下地である第1の実施例と比べ、より選択的にエッチングできる。

#### 【0024】

次に、図2(b)は第2の工程における断面図であり、この工程では、ゲート電極15上に $\text{SiN}$ 及び $\text{SiO}_2$ からなるゲート絶縁膜14を積層する。その上に、非晶質シリコンをアニールすることによって多結晶シリコン材料33を形成し、ゲート電極と多結晶シリコン材料33が重なっている部分にストッパ20を形成する。

#### 【0025】

続いて、図2(c)は第3の工程における断面図であり、ストッパ20を介して形成すべきトランジスタのタイプに対応するP型またはN型のイオンを注入する。この注入により、ストッパ20と重なっている多結晶シリコン材料33の両側にドレイン領域13dとソース領域13sが形成され、その間の領域がチャンネル領域13cとなる。そして、ゲート電極と重なっている部分とその両側に所定の幅を残して多結晶シリコン材料33をパターニングし、多結晶シリコン層13が形成される。

#### 【0026】

図2(d)は第4の工程における断面図であり、この工程では、パターニングされた多結晶シリコン膜13を被うように、 $\text{SiO}_2$ 、 $\text{SiN}$ 、 $\text{SiO}_2$ をこの順

に積層し、層間絶縁膜 1 6 を形成する。続いて、層間絶縁膜 1 6 のソース領域 1 3 s 及びドレイン領域 1 3 d に対応する領域に、層間絶縁膜 1 6 及びゲート絶縁膜 1 4 を貫通してコンタクトホールを形成し、そこに金属等を充填することによってソース領域 1 3 s 及びドレイン領域 1 3 d と接続するソース電極 1 7 及びドレイン電極 1 7 を形成する。

#### 【0 0 2 7】

以上の方法により、テーパ形状を有するゲート電極が形成され、図 2 (d) に示す構造を有するボトムゲート型の T F T が製造される。

#### 【0 0 2 8】

本願発明は以上の実施例に限られるものではなく、様々な変更が可能である。例えば、第 1 の実施例のイオン注入工程において、セルフアライン方式でないその他の方法を用いても良い。第 2 の実施例においては、ストッパを除去する工程を追加しても良い。また、多結晶シリコン膜の形成方法について、多結晶シリコン材料のパターニングとイオン注入する順番を逆にすることができる。さらに、用いる材料についても実施例に限るものではなく、M o 以外の電極材料層として、W (タングステン) や M o W 合金を用いることもできる。エッチングに用いる物質としては、S F 6 の代わりに C F 4 などのフッ素系ガス、C l<sub>2</sub> の代わりに H C l などの塩素系ガスなどを使用できる。また、基板材料として、石英などを用いても良い。

#### 【0 0 2 9】

##### 【発明の効果】

以上、本発明によれば、第 1 のエッチング工程では誘導結合プラズマ源のみを用いて電極材料層を一部エッチングし、第 2 のエッチング工程では該誘導結合プラズマ源とバイアス源の両方を用いて、レジストをアッシングしながら残りの電極材料層をエッチングするという 2 段階のエッチング工程を経ることによって、所望のテーパ形状を有するゲート電極を形成できる。ゆえに、変換差の精度が高められ、より特性の安定した T F T を提供できるという効果を奏する。

##### 【図面の簡単な説明】

【図 1】 本発明における薄膜トランジスタの第 1 の実施形態を示す製造工程別

の断面図

【図 2】本発明における薄膜トランジスタの第 2 の実施形態を示す製造工程別

の断面図

【図 3】本発明に使用される誘導結合プラズマ装置の概略図

【図 4】従来の薄膜トランジスタの構造を示す図

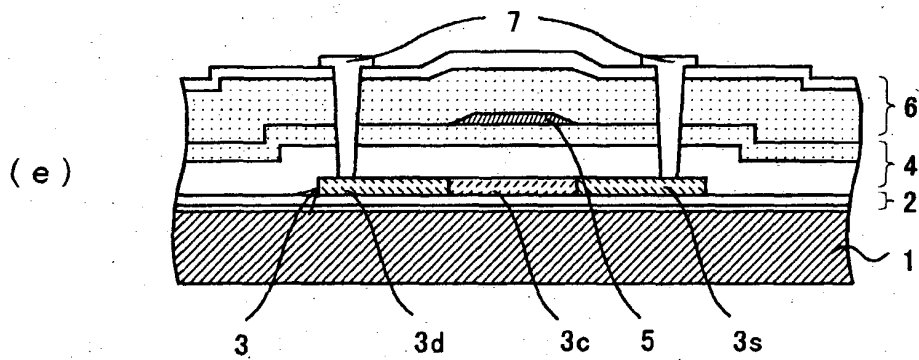
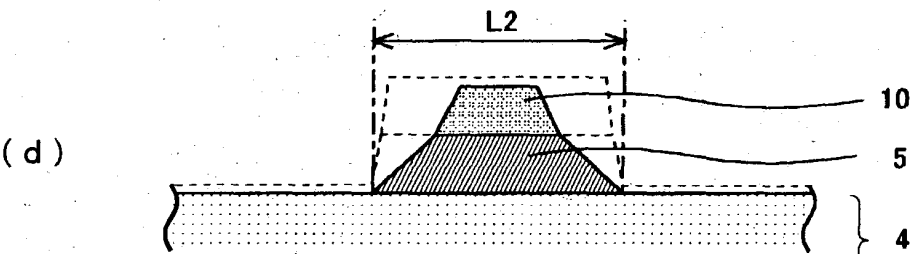
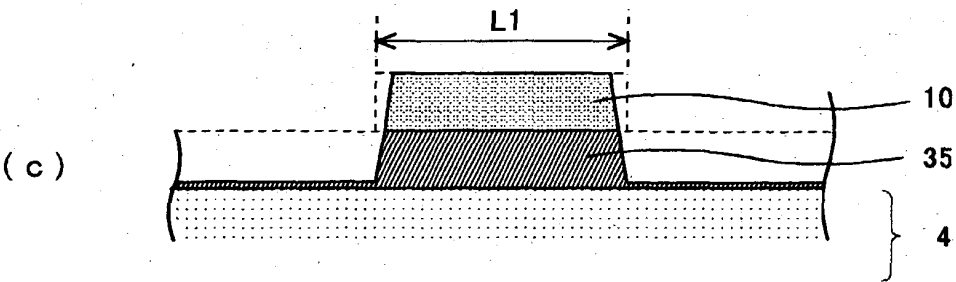
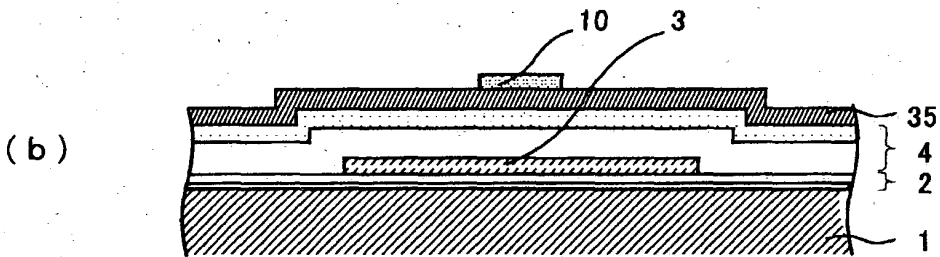
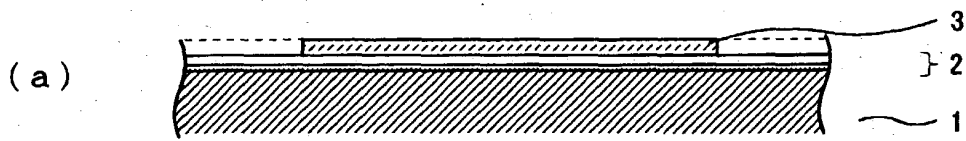
【符号の説明】

1、11、21	ガラス基板
2、4、6、14、16、 22、24、26	絶縁膜
3、13、23	多結晶シリコン膜
3c、13c、23c	チャネル領域
3d、13d、23d	ドレイン領域
3s、13s、23s	ソース領域
5、15、25	ゲート電極
7、17、27	ドレイン電極、ソース電極
10	レジスト
20	ストッパ
33	多結晶シリコン材料
35	電極材料層
41	反応室
42	ガス導入口
43	排出口
44	下部電極
45、48	絶縁体
46、49	高周波電源
47	誘導結合コイル
50	試料

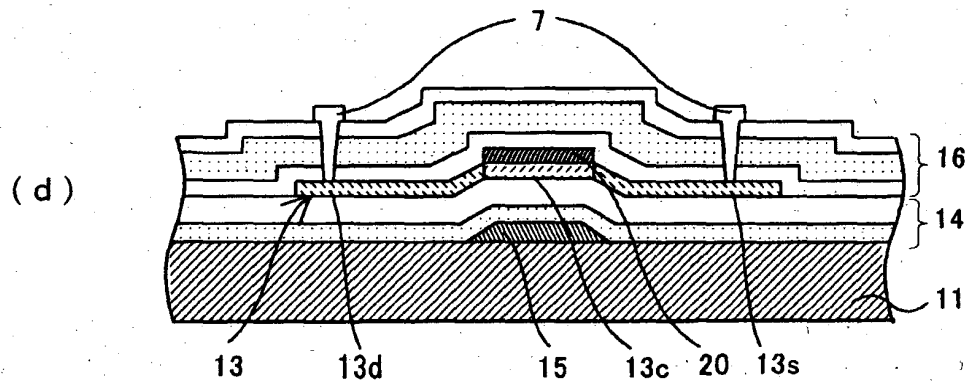
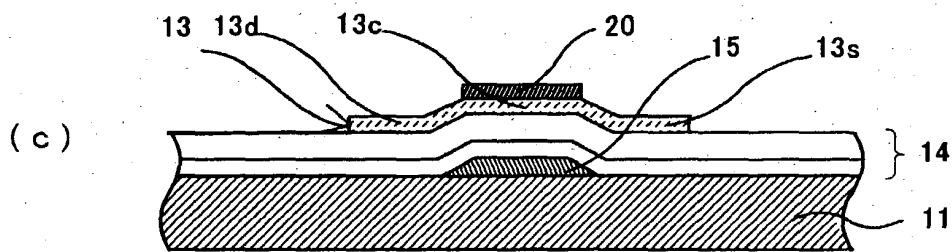
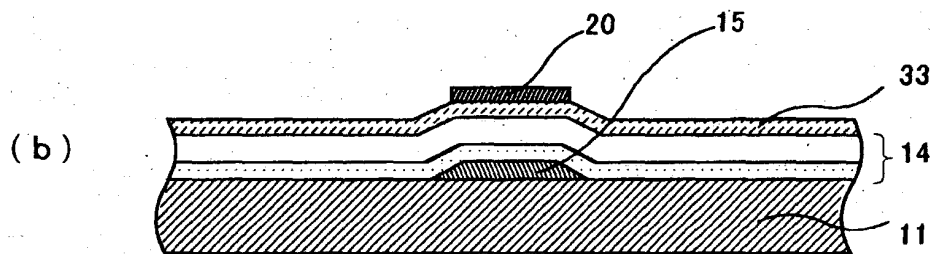
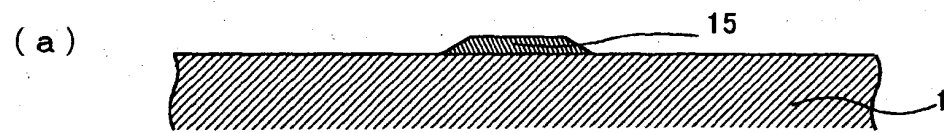
特 2 0 0 2 - 1 8 1 4 9 1

【書類名】 図面

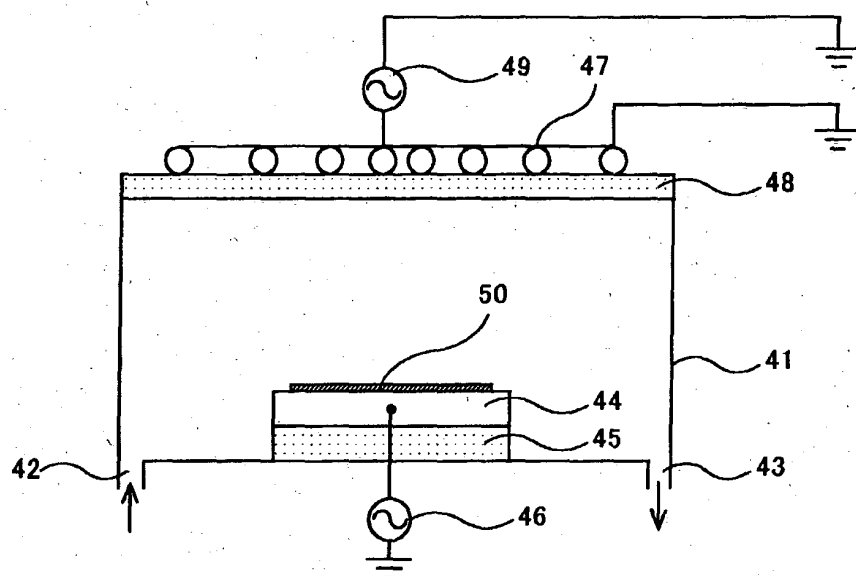
【図 1】



【図2】

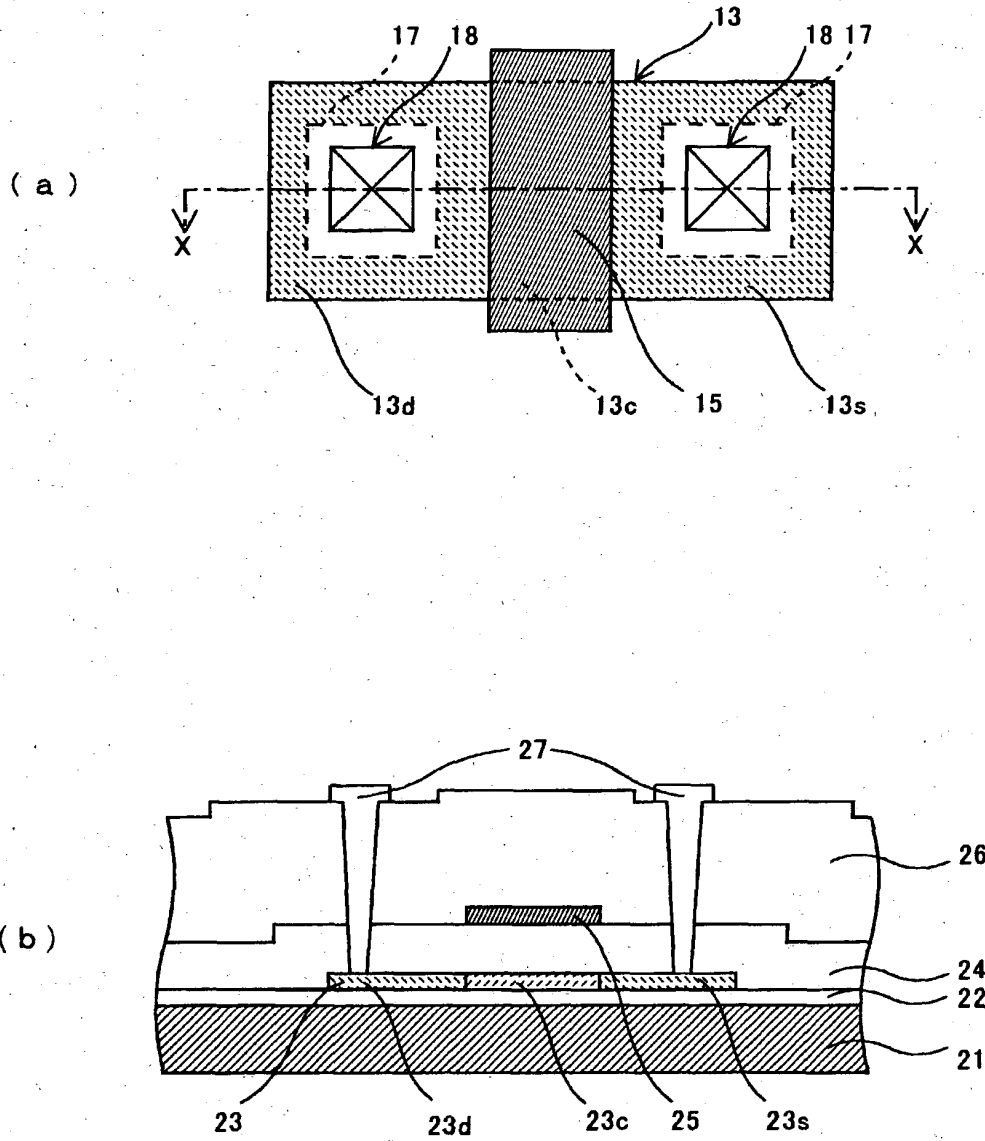


【図3】





【図4】



【書類名】 要約書

【要約】

【課題】 ゲート電極がテーパ形状を有するようにエッチングする際に、そのテーパ形状は制御しにくいという問題があった。

【解決手段】 電極材料積層後、I C P装置の誘導プラズマ源のみを用いて、下地のゲート絶縁膜が露出する直前までエッチングする（図1（c））。続いて、I C P装置の誘導プラズマ源及びバイアスプラズマ源を用いて残りの電極材料層35をエッチングする（図1（d））。以上の2段階のエッチング工程により、高い精度でゲート電極5のテーパ形状を制御することができる。

【選択図】 図1

出 願 人 履 歷 情 報

識別番号 [000001889]

1. 変更年月日 1993年10月20日

[変更理由] 住所変更

住 所 大阪府守口市京阪本通2丁目5番5号

氏 名 三洋電機株式会社